

PCT/JP96/01622

25.07.96

#11
3134/00
P. Talbot

日 本 国 特 許 庁

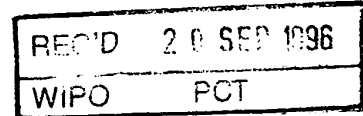
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1996年 1月24日



出 願 番 号
Application Number:

平成 8年特許願第010463号

出 願 人
Applicant (s):

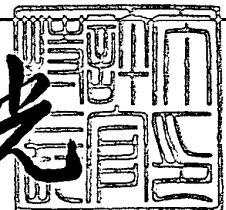
ローム株式会社

PRIORITY DOCUMENT

1996年 9月 6日

特許庁長官
Commissioner,
Patent Office

荒井寿光



出証番号 出証特平08-3061954

【書類名】 特許願

【整理番号】 95-00749

【提出日】 平成 8年 1月24日

【あて先】 特許庁長官殿

【国際特許分類】 H03B 5/24

【発明の名称】 半導体装置及びこれを用いた I C カード装置

【請求項の数】 2

【発明者】

 【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

 【氏名】 亀井 真二

【特許出願人】

 【識別番号】 000116024

 【氏名又は名称】 ローム株式会社

 【代表者】 佐藤 研一郎

【手数料の表示】

 【予納台帳番号】 032229

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 不要

【書類名】 明 細 書

【発明の名称】 半導体装置及びこれを用いたICカード装置

【特許請求の範囲】

【請求項1】 複数の信号反転素子をリング状に奇数個縦列接続したリング発振回路を内蔵する半導体装置において、
前記信号反転素子を構成するトランジスタのうち電源電圧または基準電位に接続される電源トランジスタの少なくとも一方と直列に、前記電源トランジスタの電流能力よりも少ない電流値に設定された定電流回路がそれぞれ接続されていることを特徴とする半導体装置。

【請求項2】 受信信号を整流して電源とする非接触型のICカードの発振回路に請求項1に記載の半導体装置を用いたことを特徴とするICカード装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は発振回路を内蔵した半導体装置及びこれを用いたICカード装置に関し、詳しくは発振回路の回路構成に関する。

【0002】

【従来の技術】

従来、セラミック水晶等の振動子やインダクタンス素子等の部品が不要で回路構成が容易な半導体装置として集積化し易い発振回路としていわゆるCR発振回路やリング発振回路等があり、これらを半導体装置内に形成して使用することが多かった。図4に示すリング発振回路9はその一例で、CMOS構成で形成されたNAND回路やインバータ回路等からなる信号反転素子 9_m ($m=1\sim n$: n は正の奇数)の各入出力をリング状に奇数個縦列接続するとともに、信号反転素子 9_m の出力に遅延用のコンデンサ 3_m をそれぞれ接続した構成になっている。
また、インバータ 9_n からNAND 9_1 の一方の入力に接続された信号はインバータ6の入力にも接続され、その出力はクロック信号CPとして図示しない他の回路に接続されて半導体装置の基準クロックとして使用できるようになっているとともに、NAND 9_1 の他方の入力には制御信号Sが接続されて発振の開始と

停止を制御できるようになっている。

【0003】

【発明が解決しようとする課題】

しかしながら、前述のようなリング発振回路やCR発振回路等は、発振周波数に高精度を要求されないおもちゃ等の装置の場合には問題なく使用できたが、非接触型のICカードを用いる改札システム等の装置には次のような理由で使用し難かった。

【0004】

即ち、非接触型のICカードを用いた改札システムでは、ICカードと改札機の間でデータの送信及び受信のタイミングを合わせる必要があり比較的高精度の発振特性が求められるが、ICカードでは改札機等からの送信電波を受信及び整流してコンデンサに充電したものを電源とするだけなので、その発振回路に供給される電源電圧が改札機からの距離や受信状態によって変動し易く、電源電圧の変動によって各信号反転素子の駆動能力が変化して各コンデンサの充放電電流が変化することにより、各信号反転素子での遅延時間が変化して発振周波数が変動してしまっていた。また、同様に、各出力反転素子の駆動能力は温度変化や半導体装置の作り込み時の素子特性のばらつきによっても変化し易く、発振周波数は更に変動していた。

【0005】

このように様々な要因により発振周波数は変動するので、従来は、信号反転素子のトランジスタサイズや個数を変更したりコンデンササイズを変更して容量値を変更したりして中心となる発振周波数を合わせ込んでいたが、これらの変更は半導体装置の形成時に使用するマスク等を変更しなければならないので手間がかかり実用的ではなかった。

【0006】

また、従来の半導体装置に内蔵した発振回路の発振周波数の変動を抑える方法がなかったので、電源電圧や温度等の条件を限定する等しなければ必要な周波数精度を満足することができなかった。

尚、発振子等の外付け部品を用いるようにすれば周波数精度を容易に向上させ

られるようになるが、ICカード等では製品厚さに制限があるとともに、部品を外付けするための基板面積が大きくなったり、より多ピンのパッケージが必要になったり、外付け部品の費用や管理費が新たに必要になってコストアップしたりしてしまうので採用が難しかった。

【0007】

そこで本発明は、発振周波数の周波数精度が広い電源電圧範囲及び温度範囲で比較的良いとともに基準となる発振周波数の変更が容易な発振回路を半導体装置の内部に容易に形成できるようにして、外付け部品の少ない半導体装置を容易に提供できるようにすることを目的とする。

【0008】

【課題を解決するための手段】

上述の問題を解決するために、請求項1の記載に係わる半導体装置は、複数の信号反転素子をリング状に奇数個縦列接続したリング発振回路を内蔵する半導体装置において、信号反転素子を構成するトランジスタのうち電源電圧または基準電位に接続される電源トランジスタの少なくとも一方と直列に、電源トランジスタの電流能力よりも少ない電流値に設定された定電流回路がそれぞれ接続されていることを特徴とする。

また、請求項2の記載に係わるICカード装置は、受信信号を整流して電源とする非接触型のICカードの発振回路に請求項1に記載の半導体装置を用いたことを特徴とする。

【0009】

本発明のような回路構成の発振回路を用いることにより、請求項1の記載に係わる半導体装置は、電源電圧及び温度が変動した場合の発振回路の信号反転素子の遅延時間の変動を抑えることができるようになる。また、請求項2の記載に係わるICカード装置は、発振周波数変動の少ない発振器を外付け部品の数を抑えながら容易に形成できるようになる。

【0010】

【実施の形態】

以下、本発明の実施の形態例を図1乃至図3を参照しながら詳細に説明する。

尚、本明細書では全図面を通して同一または同様の回路要素には同一の符号を付して説明を簡略化するようにしている。

図1は本発明の発振回路1の実施の形態例を示し、複数の信号反転素子がリング状に縦列接続されたリング発振回路部2と、各信号反転素子に対応して接続されてその出力電流を制限するための定電流回路部5と、各信号反転素子に供給する電流値を規定するための基準となる定電圧を発生する定電圧回路4とから構成されている。

【0011】

リング発振回路部2及び定電流回路部5の構成について更に詳しく説明する。リング発振回路部2は、CMOS構成のインバータ回路やNAND回路等からなる n 個(n =正の奇数)の信号反転素子 $2m$ ($m=1\sim n$)の入出力間をリング状に縦列接続するとともに、各信号反転素子 $2m$ の出力には信号出力の伝達を遅延させるためのコンデンサ $3m$ がそれぞれ接続された構成になっている。そして、各信号反転素子 $2m$ はその基準電位側トランジスタは従来の信号反転回路と同様に基準電位に直接接続され、電源側トランジスタは定電流回路5の各定電流源 $5m$ を介して電源電圧に接続された構成になっている。このような構成により、各信号反転素子 $2m$ の出力電流及びそれによる遅延時間はその駆動能力のばらつきに依存されないで略一定に保たれるようになっている。

【0012】

定電流回路部5は、抵抗 $5a$ 及びダイオード接続されたNMOS型のトランジスタ $5b$ を用いて定電圧回路4からの定電圧に基づいて定電流を発生するとともに、トランジスタ $5b$ にカレントミラー接続されたトランジスタ $5c$ とその負荷抵抗となるトランジスタ $5d$ と、トランジスタ $5d$ にカレントミラー接続された複数のPMOS型のトランジスタ $5m$ ($m=1\sim n$)と、定電流回路部5の動作を制御するためのトランジスタ $5e$ とから構成されている。そして、トランジスタ $5m$ は各信号反転素子 $2m$ の電源側トランジスタに直列にそれぞれ挿入接続されている。

【0013】

また、トランジスタ $5e$ 及びNAND回路21の一方の入力には制御線Sが接

続されて発振の開始及び停止を制御できるようになっているとともに、NAND回路21に帰還されるインバータ回路2nの出力はインバータ回路6の入力にも接続され、その出力はクロック信号CPとして図示しない他の回路に接続され、半導体装置の動作タイミングを決定できるようになっている。

【0014】

尚、各コンデンサ3mは寄生の配線容量や拡散容量のみを用いるようにしても良いが、別途容量素子を形成して容量値を大きくすれば、更に低い発振周波数にも対応できるようになるとともに発振周波数の作り込み精度をより向上できるようになる。また、定電圧回路4は、ダイオードの順方向電圧やツェナダイオードのツェナ電圧等を用いた一般的な定電圧回路を使用すれば良いので、詳細な構成の説明は省略している。

【0015】

次に、回路の動作について説明する。制御線Sの電圧が低レベルのときには、NAND回路21の出力が高レベル側に固定されるとともに各信号反転素子への定電流供給が無くなるので、各信号反転素子は直前の出力状態を保つようになり発振動作は停止する。

一方、制御線Sの電圧が高レベルになると、まずNAND回路21の出力が低レベルに反転してコンデンサ31の充電電荷が急速に放電され、コンデンサ31の充電電圧がインバータ回路22の入力スレッシュホールド電圧を下回るとインバータ回路22の出力が反転されてコンデンサ32をトランジスタ52からの定電流で充電するようになる。充電が進んで、コンデンサ32の充電電圧がインバータ回路23の入力スレッシュホールド電圧を上回るとインバータ回路23の出力が反転されてコンデンサ33の電荷が放電されるようになる。このような充放電動作が各信号反転素子2mで繰り返されると、奇数個の信号反転素子がリング状に接続されているのでNAND回路22には以前と異なる電圧レベルの信号が帰還されることになり、発振動作が継続するようになる。

【0016】

このように、各コンデンサ3mの充電はトランジスタ5mからの定電流により行われるので、放電時間よりも充電時間の方が十分長くなるように定電流値を設

定しておけば、電源電圧の変動に伴う信号反転素子の駆動能力の変動に係わらず各信号反転素子で略一定の遅延時間が得られることになり、発振周波数は略一定に保たれるようになる。

【0017】

尚、発振周波数の変更は、従来と同様に信号反転素子の素子数やコンデンサの容量値を変えることによっても可能だが、本実施の形態例の場合には定電流値を決定するための抵抗 $5a$ を外付けして抵抗値を変更できるようにするだけで各信号反転素子の出力電流及びその遅延時間を変更できるようになり、容易に発振周波数を変更することができるようになっている。

【0018】

図2は本発明に用いるCMOS構成の信号反転素子の他の実施の形態を示し、図2(a)はインバータ回路構成の信号反転素子 $2am$ ($m=1\sim n$)の電源線側のトランジスタ素子は従来のインバータ回路と同様に電源電圧に直接接続されているとともに、基準電位線側のトランジスタ素子には定電流回路 $5am$ ($m=1\sim n$)が直列に挿入接続された状態を示している。この信号反転素子を複数使用してリング状に縦列接続し、図1と同様な構成の定電流回路で定電流値を設定すれば発振回路が構成できることになる。また、図(b)は信号反転素子 $2bm$ ($m=1\sim n$)内の電源線及び基準電位線につながる各トランジスタ素子と直列に定電流源 $5am$ 及び $5bm$ ($m=1\sim n$)をそれぞれ挿入接続するようにした場合を示し、発振周波数の精度を更に向上できる構成となっている。

【0019】

図3は、本発明の発振回路1を内蔵した半導体装置10を用いてICカードを構成したICカード100を示し、電力及びデータ用の電波を送受信するためのアンテナ15と、受信した電波を整流及び平滑して一定の電力を得るための整流回路11及び平滑用のコンデンサ16と、得られた電力を用いて内部回路に電源電圧を供給するための電源回路12と、受信した電波のデータ成分を検波する検波回路13と、受信したデータを復調するとともに送信するデータを変調するための変復調回路14と、図1及び図2で説明した本発明の発振回路1とから構成されている。また、図示していない構成としては、受信したデータをデータ処理

するためのマイクロコンピュータ等の制御回路やデータを記憶するためのFLASHメモリ等の記憶装置等がある。尚、電源回路12には、電源電圧が予め設定された電圧値よりも低くなって誤動作し易くなるとICカード100を動作停止または初期設定するための電源電圧検出回路が内蔵され、所定以上の電源電圧でしか動作しないようになっている。

【0020】

次に、このICカード100を改札システムに利用した場合の使用例及び動作について説明する。ICカード100が必要とする電力は、図示しない改札装置等の近傍を通過する時に、改札装置の送信アンテナから送られている数百kHz程度の周波数で数 μ Wの微弱な電波をアンテナ15で受信し、整流回路11で整流してコンデンサ16に充電して電源電圧とするとともに、電源回路12で電圧を検出しながら内部回路に供給する。

【0021】

この電力供給を受けながら、同様にして、改札装置のアンテナから送られる使用回数確認要求データ等の電波をアンテナ15で受信し、検波回路13で検波して変復調回路14でデータを復調し、マイクロコンピュータ等の制御回路で記憶装置に記憶された料金や回数等のデータの書き換えを行い、その結果を変復調回路14で変調してアンテナ15から改札装置に送信する。改札装置でも同様にしてデータの受信処理を行ってICカード100のID番号や使用状況を確認することにより、利用可能な人や物のみを通過または停止させたり、所定の方向へ導くように誘導表示を行ったり、再度データの変更動作を行ったりする。

【0022】

このように使用されるので、改札装置等の送信装置から離れていて受信した信号レベルが低くて得られる電源電圧が低いような場合、従来の発振回路を用いたICカードでは発振周波数が大幅に遅くなって記憶装置へのデータの書き込みに時間を要していたのに対して、本発明の発振回路を用いたICカード100では電源電圧が低くても安定した発振周波数が得られるので略一定の時間でデータ処理が行えるようになっている。このように動作時間が略一定なので、発振回路での消費電流の増加を防ぐことができるとともに、残った電力を使用してより大電

力で送信を行えるようになり通信距離を伸ばすことができるようになる。

【0023】

尚、本発明は図3の実施の形態に示す構成に限定されるものではなく、図3の全ての回路機能を1チップに集積するのは勿論のこと、回路機能毎に複数チップに集積化するようにしても良い。また、記憶装置は電源電圧がなくなっても記憶データが保持できるような不揮発メモリであれば良く、マイクロコンピュータ等に内蔵されているものでも構わない。ICカード100の構造や材質は従来技術のものと同様で構わないとともに、アンテナの個数や配置は任意で良い。更に、本発明の発振回路を、VTRやTV装置の基準クロック信号として使用することもできる。

【0024】

【発明の効果】

以上のように本発明によれば、請求項1の記載に係わる半導体装置は、電源電圧及び温度が変動した場合の発振回路の信号反転素子の遅延時間の変動を抑えることができるようになるので、信号反転回路とコンデンサからなる遅延回路の遅延時間を略一定に保つことができるようになり、広い電源電圧範囲及び温度範囲で発振周波数の変動を抑えることができるようになるという効果がある。また、信号反転素子の出力電流を規定する定電流値を変更するだけで発振周波数を変更できるので、初期の発振周波数の調整が容易になるという効果もある。

【0025】

また、請求項2の記載に係わるICカード装置は、発振周波数変動の少ない発振器を外付け部品数を抑えながら容易に形成できるようになるので、データの送受信をより確実に行うことができるICカード装置をより容易に提供できるようになるという効果がある。

【図面の簡単な説明】

【図1】本発明の実施の形態を示す回路図、

【図2】本発明に用いる他の信号反転素子の形態例の示す回路図、

【図3】本発明の半導体装置を用いたICカードの構成例を示す回路図、

【図4】従来の発振回路例を示す回路図である。

【符号の説明】

1 : 発振回路

2 : リング発振回路部

2n : 信号反転素子 (インバータ素子)

3 : コンデンサ素子

4 : 定電圧回路

5 : 定電流回路部

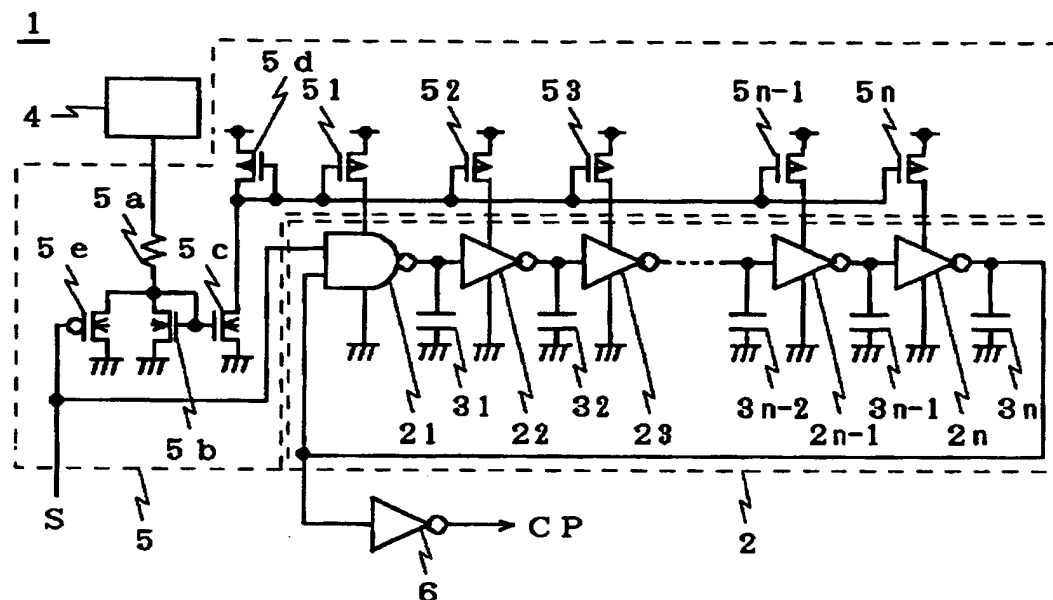
CP : クロック信号

S : 制御信号

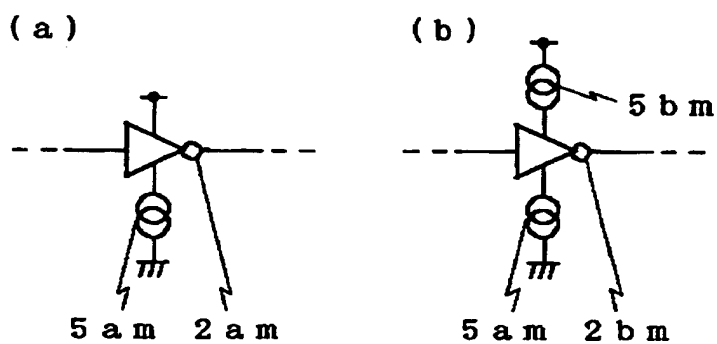
出願人 ローム株式会社

【書類名】 図面

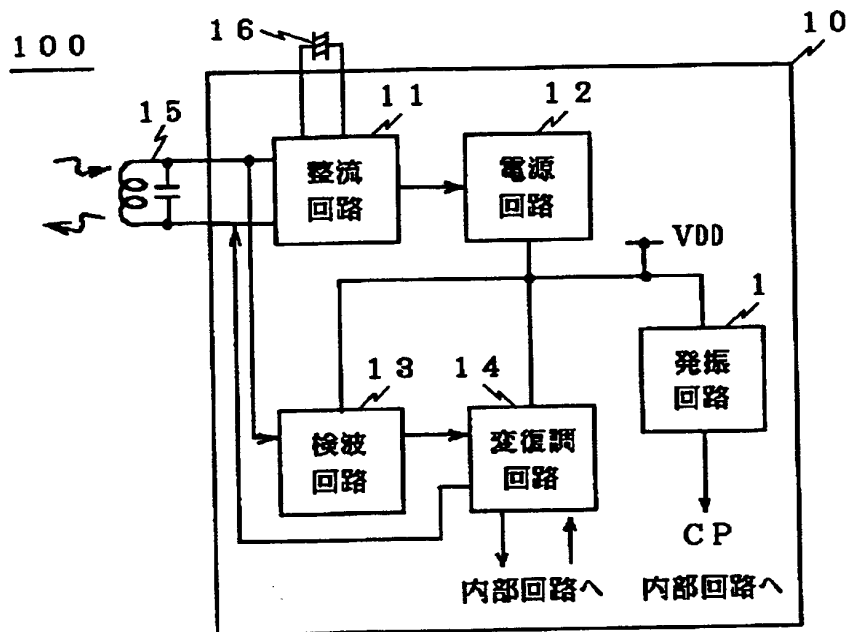
【図 1】



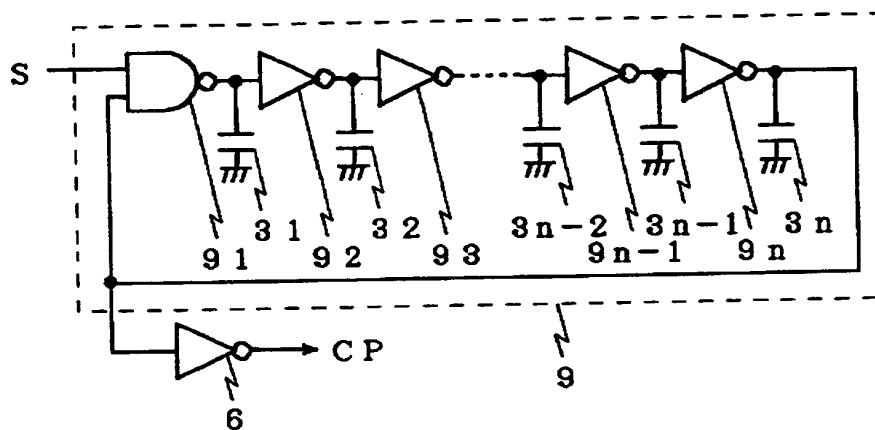
【図 2】



【図3】



【図4】



【書類名】 要 約 書

【要約】

【課題】 発振周波数の周波数精度が広い電源電圧範囲及び温度範囲で比較的良好とともに基準となる発振周波数の変更が容易な発振回路を半導体装置の内部に容易に形成できるようにして、外付け部品の少ない半導体装置を容易に提供できるようにすることを目的とする。

【解決手段】 複数の信号反転素子をリング状に奇数個縦列接続したリング発振回路を内蔵する半導体装置において、信号反転素子を構成するトランジスタのうち電源電圧または基準電位に接続される電源トランジスタの少なくとも一方と直列に、電源トランジスタの電流能力よりも少ない電流値に設定された定電流回路がそれぞれ接続した構成にする。

【選択図】 図1

特平 8-010463

【書類名】	職権訂正データ
【訂正書類】	特許願

<認定情報・付加情報>

【特許出願人】	申請人
【識別番号】	000116024
【住所又は居所】	京都府京都市右京区西院溝崎町2 1 番地
【氏名又は名称】	ローム株式会社

特平 8-010463

出 願 人 履 歴 情 報

識別番号 [000116024]

1. 変更年月日	1990年 8月22日
[変更理由]	新規登録
住 所	京都府京都市右京区西院溝崎町21番地
氏 名	ローム株式会社